

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-308228

(43) 公開日 平成5年(1993)11月19日

(51) Int. Cl. ⁵

H03F 3/30

識別記号

8522-5J

F I

審査請求 未請求 請求項の数 1 (全5頁)

(21) 出願番号 特願平4-111325

(22) 出願日 平成4年(1992)4月30日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目18番地

(72) 発明者 藤沢 雅憲

大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内

(72) 発明者 小島 弘

大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内

(72) 発明者 小久保 憲一

大阪府守口市京阪本通2丁目18番地 三洋
電機株式会社内

(74) 代理人 弁理士 吉田 研二 (外2名)

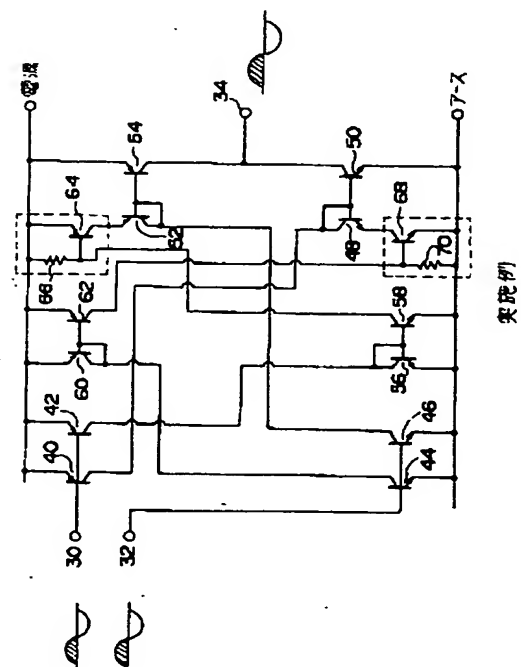
(54) 【発明の名称】 増幅回路

(57) 【要約】

【目的】 低消費電力、低電源電圧動作を可能とする。

【構成】 出力トランジスタ54、50をPNP、NP
Nの直列接続とする。これら、出力トランジスタ54、
50を動作させる場合には、これらと電流ミラー接続さ
れたトランジスタ52、48をオフするため、入力信号
に応じた信号が出力トランジスタ54、50のベース電
流となる。このため、電流ミラーのミラー比を小さくし
ても十分な増幅が可能である。このため、アイドル電流
を減少できる。さらに、トランジスタ54にPNPトラ
ンジスタを採用したため、ここでの電圧降下を小さくで
き、出力におけるダイナミックレンジを大きくすること
ができる。

【図1】



【特許請求の範囲】

【請求項1】 第1の入力信号により駆動される第1の駆動トランジスタと、
第2の入力信号により駆動される第2の駆動トランジスタと、
前記第1の駆動トランジスタの出力電流が供給されるダイオード接続NPNトランジスタと、
このダイオード接続NPNトランジスタに電流ミラー接続される出力電流吸込み用の出力NPNトランジスタと、
前記第2の駆動トランジスタの出力電流が供給されるダイオード接続PNPトランジスタと、
このダイオード接続PNPトランジスタに電流ミラー接続される出力電流吐出し用の出力PNPトランジスタと、
前記第1の駆動トランジスタの出力電流に応じて前記ダイオード接続PNPトランジスタのエミッタ電流をオンオフする第1のスイッチ手段と、
前記第2の駆動トランジスタの出力電流に応じて前記ダイオード接続NPNトランジスタのエミッタ電流をオンオフする第2のスイッチ手段と、
を有することを特徴とする増幅回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、入力信号をブッシュアップ増幅する増幅回路、特に電流利用効率を上昇すると共にダイナミックレンジを拡大するものに関する。

【0002】

【従来の技術】従来より、ラジオ、テープレコーダ等のオーディオ機器における出力段に、ブッシュアップ増幅回路が利用されている。ここで、このブッシュアップ増幅回路の基本的構成を図2に示す。前段の回路から供給される入力信号が、一対の駆動トランジスタ10、12に入力され、この駆動トランジスタ10、12に流れる電流に応じて、電流ミラー14、16に電流が流れる。また、電流ミラー14、16は、それぞれトランジスタ14a、14bおよびトランジスタ16a、16bで構成されており、出力側トランジスタ14a、16aに流れる電流が、出力端20に得られる。そして、電流ミラーにおける入力側トランジスタ14b、16bと出力側トランジスタ14a、16aのエミッタ面積を1:N

(1:40)とすることにより、N倍(40倍)の増幅ができる。

【0003】一方、このような回路においては、出力トランジスタ14a、16aにおけるクロスオーバー歪を防止する為に、電流ミラーを構成するトランジスタ14a、14b、16a、16bに無信号時にアイドル電流を流しておく必要がある。その場合、電流ミラーの入力側トランジスタ14b、16bに100 μ Aの電流を流すと、出力側トランジスタ14a、16aには4m

Aの電流が流れることになり、かなりの電流が消費されることになる。

【0004】一方、オーディオ機器は電池駆動される場合も多く、消費電力量をなるべく小さくしたいという要求がある。そこで、本出願人は、特願平2-230433号において、このアイドル電流を減少できる回路について提案した。この回路においては、図3に示すように、電流ミラー14、16の入力側トランジスタ14b、16bのエミッタ側にスイッチングトランジスタ18、20が配置されている。そして、このスイッチングトランジスタ18、20のベースには、駆動トランジスタ10、12とベースが共通接続された制御用トランジスタ22、24のコレクタが接続されている。

【0005】その為、トランジスタ10がオンとなっている場合には、トランジスタ12はオフとなり、トランジスタ24もオフ、トランジスタ18がオフとなる。従って、トランジスタ14bには電流が流れず、トランジスタ10に流れる電流は、すべてトランジスタ14aのベース電流となる。そこで、トランジスタ14aの電流増幅率に応じてトランジスタ10に流れる電流(=ベース電流)が増幅されて出力OUTに得られる。なお、この時トランジスタ22もオンとなり、これによってトランジスタ20がオンとなるが、トランジスタ12はオフされているため、トランジスタ16bに電流が流れず、トランジスタ20がオンとなっても不都合はない。また、トランジスタ12がオンとなっている場合には、トランジスタ10がオフとなるため、同様の動作が行われる。

【0006】このように、第2図の回路においては、アイドル電流を電流ミラーのミラー比により設定し、信号の増幅を出力トランジスタの電流増幅率により設定している。そのため、ミラー比を小としてアイドル電流を小に押さえることと、電流増幅率を大にして大きな出力を得ることとを、同時に達成できる。なお、バイアス電圧設定回路25は、駆動トランジスタ10、12のバイアス電圧を設定し、アイドル電流を設定するためのものである。

【0007】

【発明が解決しようとする課題】しかし、上述の従来例によれば、電源側の電流ミラー14、16がNPNトランジスタによって構成されている。出力トランジスタ14aの残り電圧VCEが、トランジスタ14aのベースエミッタ間電圧VBE(通常0.6V程度)と、トランジスタ14bのベースエミッタ間電圧VBEと、トランジスタ10のコレクタエミッタ間電圧VCEとの和によって決まる大きな値となるので、電流電圧が低い場合には、ダイナミックレンジを十分に確保することができない、という問題があった。

【0008】

【課題を解決するための手段】本発明は、第1の入力信

号により駆動される第1の駆動トランジスタと、第2の入力信号により駆動される第2の駆動トランジスタと、前記第1の駆動トランジスタの出力電流が供給されるダイオード接続NPNトランジスタと、このダイオード接続NPNトランジスタに電流ミラー接続される出力電流吸込み用の出力NPNトランジスタと、前記第2の駆動トランジスタの出力電流が供給されるダイオード接続PNPトランジスタと、このダイオード接続PNPトランジスタに電流ミラー接続される出力電流吐出し用の出力PNPトランジスタと、前記第1の駆動トランジスタの出力電流に応じて前記ダイオード接続PNPトランジスタのエミッタ電流をオンオフする第1のスイッチ手段と、前記第2の駆動トランジスタの出力電流に応じて前記ダイオード接続NPNトランジスタのエミッタ電流をオンオフする第2のスイッチ手段とを有することを特徴とする。

【0009】

【作用】 このように、出力電流吐き出し用の出力トランジスタにPNP型のものを採用したため、ここにおける電圧降下を小さいものでき、電源電圧が低くても出力において十分なダイナミックレンジを維持することができる。

【0010】

【実施例】 以下、本発明の一実施例について図面に基づいて説明する。図1は、実施例の全体構成を示す回路図であり、同相の入力信号が入力端30、32から入力され、増幅された出力信号が出力端34に得られる。

【0011】 入力端30はエミッタが電源に接続されたPNPトランジスタ40（駆動トランジスタ）、42

（スイッチ駆動用トランジスタ）のベースに接続されており、入力端32はエミッタがベースに接続されたNPNトランジスタ44（駆動トランジスタ）、46（スイッチ駆動用トランジスタ）のベースに接続されている。トランジスタ40のコレクタはダイオード接続（コレクタ、ベース短絡）されたNPNトランジスタ48（電流ミラー入力側トランジスタ）のコレクタ、およびコレクタが出力端34に接続され、エミッタがアースに接続された出力NPNトランジスタ50（吸込み用出力NPNトランジスタ）のベースに接続されている。また、トランジスタ46のコレクタはダイオード接続されたPNPトランジスタ52（電流ミラー入力側トランジスタ）のコレクタ、およびエミッタが電源に接続されコレクタが出力端34に接続された出力PNPトランジスタ54

（吐出し用出力PNPトランジスタ）のベースに接続されている。ここで、トランジスタ48とトランジスタ50、およびトランジスタ52とトランジスタ54はそれぞれ電流ミラーを構成する。

【0012】 一方、トランジスタ42のコレクタは、エミッタがアースに接続されると共にダイオード接続されたNPNトランジスタ56のコレクタ、およびこのトラ

ンジスタとで電流ミラーを構成するNPNトランジスタ58のベースに接続されている。また、トランジスタ44のコレクタは、エミッタが電源に接続されると共にダイオード接続されたPNPトランジスタ60のコレクタ、およびこのトランジスタ60とで電流ミラーを構成するPNPトランジスタ62のベースに接続されている。

【0013】 そして、トランジスタ58のコレクタは、電源とトランジスタ52のエミッタとの間に設けられたPNPトランジスタ64（電流源トランジスタ）のベースに接続され、このトランジスタ64のベースは抵抗66を介し電源に接続されている。また、トランジスタ62のコレクタは、アースとトランジスタ48のエミッタとの間に設けられたNPNトランジスタ68（電流源トランジスタ）のベースに接続され、このトランジスタ68のベースは抵抗70を介しアースに接続されている。

【0014】 このような回路において、入力端30、32に適当なバイアス電圧が印加されているため、無信号時においてトランジスタ40、42およびトランジスタ44、46には、バイアス電圧に応じた微小な電流が流れる。そして、トランジスタ42に電流が流れることによって、電流ミラーを構成するトランジスタ56、58に対応した電流が流れ、この電流が抵抗66に流れるためトランジスタ64のベースの電圧が下がり、このトランジスタ64がオンになる。一方、トランジスタ44の電流が流れることによって、電流ミラーを構成するトランジスタ60、62に電流が流れ、この電流が抵抗70に流れるためトランジスタ68のベースの電圧が下がり、トランジスタ68がオンになる。

【0015】 そして、トランジスタ64、68にバイアス電圧に応じた電流が流れることにより、この電流がトランジスタ52、48に流れ、これと電流ミラーを構成するトランジスタ50、54にもそれぞれ電流が流れる。このようにして、バイアス電圧に応じたアイドル電流が各トランジスタに流れ、クロスオーバー歪を防止できる。また、バイアス電圧や各種素子の特性を所定のものに設定することによって、アイドリング電流を所定値とできる。

【0016】 次に、入力端30、32に図示のような正の交流信号が入力されると、トランジスタ40、42がオフされ、トランジスタ44、46がオンされる。そして、トランジスタ42のオフにより、トランジスタ56、58に電流が流れず、トランジスタ64がオフされる。このため、トランジスタ52には、電流が流れない。この状態で、入力信号はトランジスタ46のベースに印加されるため、ここに入力信号に応じた電流が流れる。そして、このトランジスタ46に流れる電流は、トランジスタ54のベース電流となる。このため、トランジスタ54には、ベース電流にそのトランジスタの電流増幅率を乗算した電流が流れ、出力端子34に出力信号

が得られる。

【0017】一方、トランジスタ44のオンにより、トランジスタ60、62に電流が流れ、トランジスタ68がオンするが、トランジスタ40がオフしているため、トランジスタ48、50に電流が流れることはない。

【0018】また、負の交流信号が入力される場合には、トランジスタ68がオフし、トランジスタ40に流れる電流がトランジスタ50のベース電流となり、これが増幅されて出力端34に出力信号として発生する。

【0019】このように、本実施例の回路によれば、入力信号を出力用のトランジスタ50、54のベース電流にすることができる。このため、トランジスタ48、52は、単にアイドル電流を流すためのものとでき、これら電流ミラーのミラー比（入力側：出力側）を小さくしても問題がない。この電流ミラー比を1：10程度にすることが好適である。そこで、トランジスタ48、52に流れるアイドル電流を100 μ A程度に設定した場合のトランジスタ50、54のアイドル電流を1mA程度と小さなものとできる。

【0020】そして、本実施例においては、トランジスタ52、54をPNPトランジスタとした。そこで、トランジスタ54のコレクタ電位は電源電圧より0.3V程度低い値（従来は0.6V程度）でも十分に動作が可能である。従って、従来よりも低い電源電圧において十分なダイナミックレンジを確保することができる。

【0021】また、出力トランジスタ50、54と電流ミラーを構成するトランジスタ52、48の電流源となるトランジスタ64、68の動作のために、トランジスタ56、58からなる電流ミラーおよび抵抗66の組、またはトランジスタ60、62からなる電流ミラーおよ

び抵抗70の組を利用したため、抵抗値の調整により、トランジスタ64、68のスイッチングを電源またはアースに近い電位において確実に行うことができる。

【0022】

【発明の効果】以上説明したように、本発明に係る増幅回路によれば、出力段のトランジスタをPNPトランジスタ、NPNトランジスタの直列構成としたため、吐き出し側のPNPトランジスタにおける残り電圧を小さくでき、低い電源電圧においても十分動作が可能である。また、電流源として動作するトランジスタを、出力トランジスタの動作切換用に共用しているため、素子数の削減を図ることができ、集積回路（IC）化に際し好適な回路構成となる。

【図面の簡単な説明】

【図1】本発明の実施例の構成を示す回路図である。

【図2】第1の従来例の構成を示す回路図である。

【図3】第2の従来例の構成を示す回路図である。

【符号の説明】

30、32 入力端

34 出力端

40、44 トランジスタ（駆動トランジスタ）

42、46 トランジスタ（スイッチ駆動用トランジスタ）

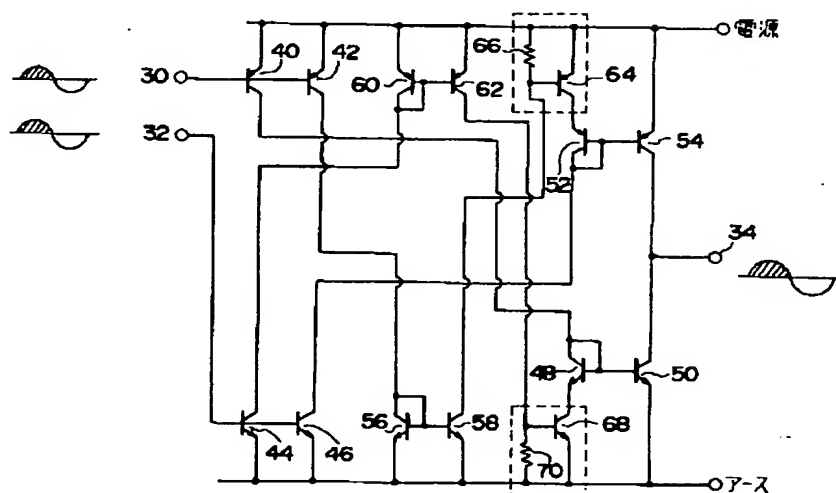
48、52 トランジスタ（電流ミラー入力側トランジスタ）

50 トランジスタ（吸込み用出力NPNトランジスタ）

54 トランジスタ（吐出し用出力PNPトランジスタ）

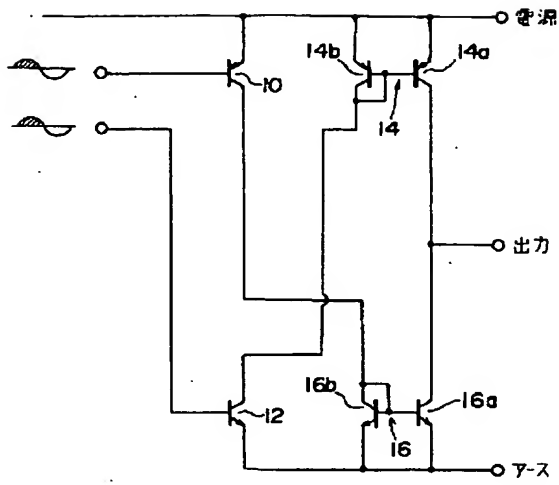
64、68 トランジスタ（電流源トランジスタ）

【図1】



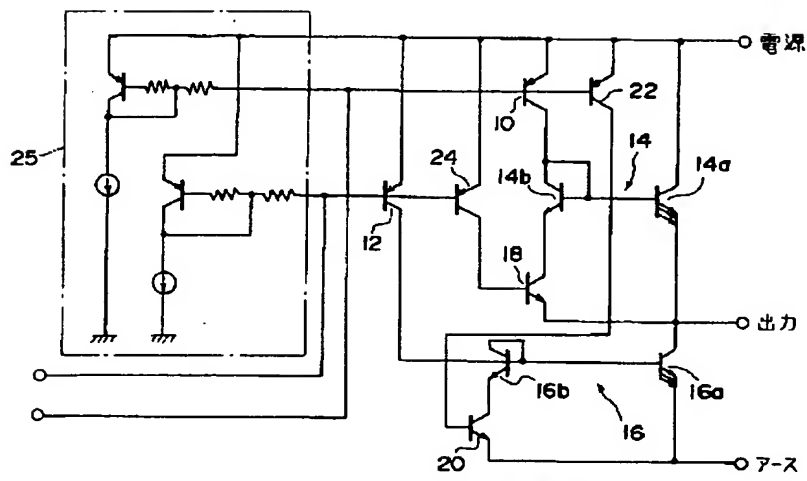
実施例

【図2】



才1従来例

【図3】



才2従来例

【図3】